

**SEMICONDUCTOR MANUFACTURING METHOD AND DEVICE**

Patent Number: JP11219874  
Publication date: 1999-08-10  
Inventor(s): SATO TOSHIKATSU; IWATA YOSHIO; KAMIMURA TAKASHI; KISHIMOTO SATOSHI; MASUI TOMOYUKI  
Applicant(s):: HITACHI LTD  
Requested Patent: ☐ JP11219874  
Application Number: JP19980022934 19980204  
Priority Number (s):  
IPC Classification: H01L21/02  
EC Classification:  
Equivalents:

---

**Abstract**

---

**PROBLEM TO BE SOLVED:** To lessen preliminary operations in frequency and to improve a semiconductor manufacturing device in throughput by a method wherein check data on wafers other than wafers as sampling check targets are estimated resting on the basis of history data of the manufacturing device, and the processing conditions of a process of a wafer are calculated taking advantage of the check data.

**SOLUTION:** Estimated check data on wafers other than wafers as check targets are generated through the check data estimating part 133 of a data processing system 130 by the use of check data estimate functions which estimate check data on wafers other than wafers as check targets resting on a relation between a processing history and check data, processing history, and check data on wafers as check targets, and the estimated check data are stored in a data storage system 120. When the processing conditions of wafers are determined by a parameter calculation part 131, the estimated check data are collected from the data storage system 120, and the processing conditions are calculated resting on the basis of the estimated check data and given to a manufacturing device.

---

Data supplied from the esp@cenet database - I2



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-219874

(43) 公開日 平成11年(1999) 8月10日

(51) Int.Cl.<sup>6</sup>

識別記号

F I

H 0 1 L 21/02

H 0 1 L 21/02

Z

// G 0 5 B 15/02

G 0 5 B 15/02

Z

審査請求 未請求 請求項の数 8 O L (全 8 頁)

(21) 出願番号

特願平10-22934

(22) 出願日

平成10年(1998) 2月4日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 佐藤 利勝

東京都小平市上水本町五丁目20番1号 株式会社日立製作所半導体事業部内

(72) 発明者 岩田 義雄

東京都小平市上水本町五丁目20番1号 株式会社日立製作所半導体事業部内

(72) 発明者 上村 隆

東京都小平市上水本町五丁目20番1号 株式会社日立製作所半導体事業部内

(74) 代理人 弁理士 小川 勝男

最終頁に続く

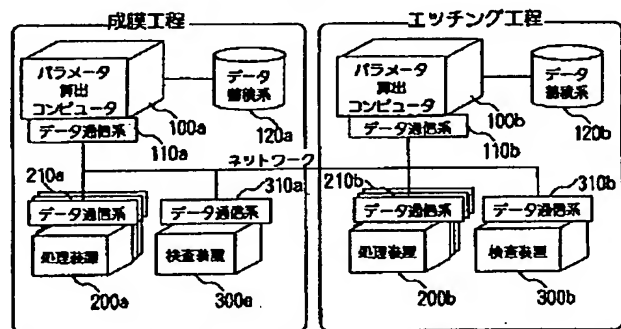
(54) 【発明の名称】 半導体製造方法および装置

(57) 【要約】

【課題】 半導体ウェハ製造ラインにおいて、当該工程（例えばエッチング）のプロセス条件を、前工程（例えば成膜）の処理を行った製造装置の処理履歴情報を基に決定し、上記工程の先行作業の頻度低減、前工程の抜き取り検査頻度低減により、スループット、T A T短縮を図る。

【解決手段】 前工程の処理を行う製造装置、抜き取り検査を行う検査装置とこれらの製造装置と検査装置とネットワーク接続されたパラメータ算出システムを有し、さらに当該工程の処理を行う製造装置、製造装置及び前工程のパラメータ算出システムとネットワーク接続されたパラメータ算出システムから構成される。

図 1



## 【特許請求の範囲】

【請求項1】酸化・拡散、ホトリソグラフィー、エッチング、成膜等の処理を繰り返す半導体ウェハ等の製造ラインにおける当該工程（例えばエッチング）のプロセス条件を、前工程（例えば成膜）の処理を行った製造装置の処理履歴情報を基に決定する方法において、前工程の処理を行う製造装置と処理したウェハ（あるいはロット）の抜き取り検査を行う検査装置とこれらの装置にネットワーク接続されたパラメータ算出システムおよび当該工程の処理を行う装置とこれにネットワーク接続されたパラメータ算出システムを用い、上記前工程のパラメータ算出システムと上記当該工程のパラメータ算出システムをネットワーク接続し、上記前工程のパラメータ算出システムは、製造装置からウェハの着完実績、モニタリングデータ、メンテナンス作業履歴データ等の処理履歴を収集・保存し、かつ検査装置からウェハの検査データを収集・保存し、上記処理履歴と検査データのリレーションおよび上記処理履歴と検査対象ウェハの検査データから抜き取り検査対象外のウェハに関する検査データを推定する検査データ推定関数を用いて各ウェハに関して推定した推定検査データを生成・保存し、当該工程のパラメータ算出システムは当該ウェハの処理条件を決定する際に、プロセス条件に影響を与える前工程のパラメータ算出システムに保存された検査データあるいは推定検査データを収集し、これをもとにプロセス条件を算出し、当該製造装置に指示することを特徴とする半導体製造方法。

【請求項2】酸化・拡散、ホトリソグラフィー、エッチング、成膜等の処理を繰り返す半導体ウェハ等の製造ラインにおける当該工程（例えばエッチング）のプロセス条件を、前工程（例えば成膜）の処理を行った製造装置の処理履歴情報を基に決定する装置において、前工程の処理を行う製造装置と処理したウェハ（あるいはロット）の抜き取り検査を行う検査装置とこれらの装置とネットワーク接続されたパラメータ算出システムおよび当該工程の処理を行う製造装置とこれにネットワーク接続されたパラメータ算出システムを有し、上記前工程のパラメータ算出システムは当該工程のパラメータ算出システムとネットワーク接続され、上記前工程の処理を行う製造装置は、処理履歴データをパラメータ算出システムに送信する処理履歴データ送信部を持ち、さらに検査装置も検査データをパラメータ算出システムに送信する検査データ送信部を持ち、前工程のパラメータ算出システムは、製造装置からの処理履歴データを受信する処理履歴データ受信部、検査装置からの検査データを受信する検査データ受信部を持ち、また各データを保存する処理履歴データ格納部、検査データ格納部を持ち、製造装置の処理履歴と検査対象ウェハの検査データから抜き取り検査対象外のウェハに関する検査データを推定する検査データ推定部を有し、また各ウェハに関して推定した

推定検査データを保存する推定検査データ格納部を有し、上記当該工程のパラメータ算出システムは上記前工程のパラメータ算出システムから当該ウェハの検査データあるいは推定検査データを収集する推定検査データ受信部、この情報を基にプロセス条件を算出するプロセス条件算出部、算出したプロセス条件を製造装置に送信するプロセス条件送信部を有し、当該工程の製造装置はパラメータ算出システムからのプロセス条件を受信するプロセス条件受信部を有することを特徴とする半導体製造装置。

【請求項3】請求項1において、当該ウェハを検査している場合には検査データを利用し、当該ウェハを検査していない場合には、同一設備の処理履歴情報から当該ウェハと同一のプロセス条件で処理したウェハで、当該ウェハの処理時刻とメンテナンスの時期等を考慮して、抜き取り検査対象の別のウェハの検査データを用いることを特徴とする半導体製造方法。

【請求項4】請求項2において、上記前工程のパラメータ算出システムは上記前工程の製造装置の安定度を評価する装置安定度算出部を持ち、安定稼動と評価した場合に、抜き取り検査対象外のウェハに関して、製造装置の処理履歴と検査対象ウェハの検査データから検査データを推定する検査データ推定部を有し、また各ウェハに関して推定した推定検査データを保存することを特徴とする半導体製造装置。

【請求項5】半導体製造ラインは酸化・拡散、ホトリソグラフィー、エッチング、成膜等の処理を繰り返すため、各工程の製造装置は処理履歴データをパラメータ算出システムに送信する処理履歴データ送信部、パラメータ算出システムからプロセス条件を受信するプロセス条件受信部を有し、各工程の検査装置は検査データをパラメータ算出システムに送信する検査データ送信部を有し、各工程のパラメータ算出システムは、製造装置からの処理履歴データを受信する処理履歴データ受信部、検査装置からの検査データを受信する検査データ受信部を有し、かつ各データを保存する処理履歴データ格納部、検査データ格納部、製造装置の処理履歴と検査対象ウェハの検査データから抜き取り検査対象外のウェハに関する検査データを推定する検査データ推定部、各ウェハに関して推定した推定検査データを保存する推定検査データ格納部、当該ウェハの検査データあるいは推定検査データを収集する推定検査データ受信部、これらの情報を基にプロセス条件を算出するプロセス条件算出部、算出したプロセス条件を製造装置に送信するプロセス条件送信部を有してなることを特徴とする半導体製造システム。

【請求項6】請求項5記載の半導体製造システムにおいて、各工程のパラメータ算出システムに、請求項4記載の製造装置の安定度を評価する装置安定度算出部を持つことを特徴とする半導体製造システム。

【請求項7】当該工程と前工程のパラメータ算出システムの機能が同一のコンピュータ上に配置される集中型のシステム構成をとることを特徴とする請求項5記載の半導体製造システム。

【請求項8】各々の製造装置側にパラメータ算出システム上の機能を配置した、自律分散型のシステム構成をとることを特徴とする請求項5記載の半導体製造システム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は酸化・拡散、ホトリソグラフィ、エッチング、成膜等の処理を繰り返し行う前工程の処理結果が当該工程の処理に影響を与える半導体ウェハ等の製造ラインで適切なプロセス条件を決定する方法および装置に関する。

【0002】

【従来の技術】酸化・拡散、ホトリソグラフィ、エッチング、成膜等の処理を繰り返し行う半導体ウェハ製造ラインにおいては、前工程（例えば成膜）の処理結果が当該工程（エッチング）の処理に影響を与える。

【0003】前工程の影響から、当該工程においては一部のプロセス処理を行い、その検査結果から、最終的なプロセス条件を設定するという先行作業が必要である。この先行作業は装置のスループットを低下させるという問題点がある。

【0004】特開平8-76812号広報では、当該ウェハの前工程の検査データを用いて、当該工程のプロセス条件を算出する方法が報告されている。

【0005】

【発明が解決しようとする課題】しかしながら、上記従来例では全数検査が前提とされ、抜き取り検査対象外のウェハに関しては、プロセス条件の算出ができないという問題がある。TAT短縮等の製造ラインの効率向上のためには、検査頻度の低減が必須であり、抜き取り検査に対する対応が課題となる。

【0006】

【課題を解決するための手段】従来はウェハの履歴のみに着目していたが、本発明においては当該ウェハの前工程の処理を行った製造装置の履歴情報に着目し、製造装置の履歴情報から抜き取り検査対象外のウェハの検査データを推定し、このデータを用いて当該工程のプロセス条件を算出する。すなわち以下のような構成を有する。

【0007】前工程の処理を行う製造装置、処理したウェハ（あるいはロット）の抜き取り検査を行う検査装置とこれらの製造装置と検査装置とネットワーク接続されたパラメータ算出システムを有し、さらに当該工程の処理を行う製造装置、製造装置とネットワーク接続されたパラメータ算出システムを有し、また前工程のパラメータ算出システムは当該工程のパラメータ算出システムとネットワーク接続されており、前工程の処理を行う製造

装置は、処理履歴データをパラメータ算出システムに送信する処理履歴データ送信部を持ち、さらに検査装置も検査データをパラメータ算出システムに送信する検査データ送信部を持ち、前工程のパラメータ算出システムは、製造装置からの処理履歴データを受信する処理履歴データ受信部、検査装置からの検査データを受信する検査データ受信部を持ち、また各データを保存する処理履歴データ格納部、検査データ格納部を持ち、抜き取り検査対象外のウェハに関して、製造装置の処理履歴と検査対象ウェハの検査データから検査データを推定する検査データ推定部を有し、また各ウェハに関して推定した推定検査データを保存する推定検査データ格納部を有し、当該工程のパラメータ算出システムは前工程のパラメータ算出システムから当該ウェハの検査データあるいは推定検査データを収集する推定検査データ受信部を有し、この情報を基にプロセス条件を算出するプロセス条件算出部、算出したプロセス条件を製造装置に送信するプロセス条件送信部から構成され、当該工程の製造装置はパラメータ算出システムからのプロセス条件を受信するプロセス条件受信部から構成される半導体製造システム。

【0008】本発明によれば、酸化・拡散、ホトリソグラフィ、エッチング、成膜等の処理を繰り返し行う半導体ウェハ製造ラインにおいて、当該工程（例えばエッチング）のプロセス条件を、前工程（例えば成膜）の処理を行った製造装置の処理履歴情報を基に決定することができる。これにより当該工程で行っていた先行作業の頻度を低減でき、装置のスループット向上、TAT短縮が可能となる。

【0009】また、製造装置の履歴情報から抜き取り検査対象外のウェハの検査データを推定することにより、抜き取り検査対象外のウェハに対しても適切なプロセス条件を設定することができ、前工程の抜き取り検査頻度の低減ができ、装置のスループット向上、TAT短縮が可能となる。すなわち、前工程及び当該工程の両方において、スループット向上、TAT短縮が可能となる。

【0010】

【発明の実施の形態】以下本発明の一実施例について図面を参照しつつ説明する。なお、本実施例では、特に酸化・拡散、フォトリソグラフィ、エッチング、成膜等の処理工程を繰り返し行う半導体のウェハ製造ラインを対象とする。もちろん、本発明は多様な分野の製造ラインに適用可能である。

【0011】半導体のウェハ製造ラインでは、ウェハ面に均一な膜を形成する成膜工程の処理を行い、いくつかの工程を経て、その膜の一部を削り取るエッチング工程の処理を行う。一方、成膜装置から見ると各種ウェハやクリーニング、メンテナンス等さまざまな作業がなされている。この実施例では、工程間に関連性がある成膜工程とエッチング工程に関して説明する。

【0012】はじめに本発明のシステム構成を図1に示

す。成膜工程においては、ウェハに対して膜を形成させる成膜処理装置(200a)と形成された膜厚を検査する検査装置(300a)があり、エッチング工程においては、形成されている膜の一部を削り取るエッチング処理装置(200b)と削り取られた後の膜厚を検査する検査装置(300b)がある。それぞれの処理装置と検査装置はネットワーク接続されており、処理装置のデータ通信系(210a及び210b)には、パラメータ算出コンピュータ(100a及び100b)に対して設定パラメータの受信とプロセスデータの送信の機能があり、検査装置(300a及び300b)では、パラメータ算出コンピュータ(100a及び100b)に対して検査データの送信機能がある。また、それぞれの工程には、過去の処理履歴とその前工程での検査データと着工する装置の安定度から、着工するパラメータの算出機能が動作しているパラメータ算出コンピュータ(100a及び100b)がネットワーク接続されている。

【0013】図2にデータの流れを示す。処理装置は、パラメータ算出コンピュータ(100)より品名、工程、ロットの識別子と共にそのロットの着工時に設定すべき装置のパラメータを受信する。パラメータとしては、レシピ、処理時間、ガス流量、圧力、温度等が含まれる。そして、処理装置(200)は着工後実際に処理した実績値として、プロセスデータをパラメータ算出コンピュータ(100)へ送信する。処理装置(200)が処理した後、抜き取りもしくは先行で膜厚検査を行い、品名、工程、ロット、ウェハの識別子とともに検査結果の膜厚を検査装置(300)から、パラメータ算出コンピュータ(100)へ送信する。パラメータ算出コンピュータ(100)では、受信したプロセスデータ及び検査データをそれぞれの処理履歴、検査履歴として蓄積する。

【0014】図3にパラメータ算出コンピュータの内部構成を示す。パラメータ算出コンピュータ(100)には、大別するとデータ通信系(110)とデータ処理系(130)、データ蓄積系(120)の3つの構成要素がある。データ通信系(110)として設定パラメータの送信(111)とプロセスデータ受信(112)、検査データ受信(113)の機能を持つ。処理系(130)として、パラメータ算出部(131)と検査データ推定部(133)と装置安定度算出部(132)がある。データ蓄積系(120)としては、パラメータ算出(111)、検査データ推定(113)、装置安定度算出(112)に必要なデータ、つまり、設定パラメータ、プロセスデータ、検査データの履歴が蓄積されている。

【0015】図4にパラメータ算出コンピュータのデータ蓄積系のデータ構成を示す。パラメータ算出コンピュータのデータ蓄積系には、設定パラメータとプロセスデータと検査データの履歴を格納する。設定パラメータには品名、工程、ロット、ウェハの識別子と設定パラメータのレシピ、処理時間、ガス流量、圧力、温度等と処理

時刻等が含まれる。プロセスデータには品名、工程、ロット、ウェハの識別子とプロセスデータのレシピ、処理時間、ガス流量、圧力、温度等と処理時刻等が含まれる。検査データには品名、工程、ロット、ウェハの識別子と検査データの膜厚等と検査時刻等が含まれる。各データには品名、工程、ロット、ウェハの識別子が含まれているため、ロットを特定した際、データの関連付けが可能である。

【0016】次にエッチングでのパラメータ算出方法の概要を説明する。エッチング工程において着工する際にエッチング装置に対してパラメータを設定する。設定するパラメータはクリーニングやメンテナンスのタイミングが異なり、さらに機差が生じているため装置毎に異なるのはもちろんである。さらに、もともと微細な加工を目的としているために設定パラメータを一定に保っていても、前工程での処理結果のばらつきや装置自体の微妙な変化の影響で、着工したその時々で処理後の検査結果が異なる。処理に対して安定した結果を得るためには、その時々のパラメータを設定する必要がある。

【0017】そこで、本実施例では図5に示したパラメータ算出方法を用いる。パラメータを算出するための要素として、それまでに設定していたパラメータ、前工程での検査データである成膜した膜厚、エッチング装置自体の安定度の3つが考えられる。しかし、全て要素が必須ではなく設定パラメータと装置安定度、設定パラメータと膜厚検査データのような組み合わせでも算出可能である。ここでは、多結晶シリコン膜(膜1)の上に金属膜(膜2)を成膜装置で成膜し、所定の回路パターンに従って、膜1、膜2の不要な部分をエッチング装置で削り取る工程を例に説明する。

【0018】当該工程では、膜1の成膜装置は安定しており、十分な成膜精度が得られているが、膜2の成膜装置は不安定であり、成膜装置の状態、また、装置間の機差によって、膜厚にばらつきが発生する。従って、膜1、膜2を精度良く削り取るには、エッチング装置の設定パラメータを、成膜状態に応じて適正にしないと、削り取り量が少なく不要な膜(残膜)が残ったり、削りすぎて膜1の下側まで削り取ってしまうなどの不良が発生する。これを避けるために、例えば、エッチング装置の設定パラメータである初期投入電力を膜厚に応じて、膜厚が厚い場合にはこれに比例して初期投入電力を増加し、薄い場合には減少することで、膜1または2の適正な削り取りを実現できる。

【0019】本実施例では、図6に示した手順でパラメータである初期投入電力量が算出される。

【0020】ステップ1：エッチング工程を着工するロットの品名、工程、ロットの識別子を取得する。

【0021】ステップ2：着工するエッチング装置の設定パラメータの履歴から、着工ロットと同一な品名、工程のデータを取得する。

【0022】ステップ3：成膜工程のパラメータ算出コンピュータに対して、着エロットと同一な品名、工程の膜厚データを取得する。

【0023】ステップ4：得られた設定パラメータと膜厚データから、着工するロットの設定パラメータを算出する。

【0024】次に成膜した膜厚に加え、エッチング装置自体の安定度を考慮したパラメータ算出方法について示す。エッチングの装置自体の安定度を求めるには、基本的に、設定したパラメータとそれに対するプロセスデータ、さらにその値で処理した結果であるエッチング後の検査データと検査の規格値が基準となる。例えば、安定度の指標として、基本的に設定した初期投入電力に対応した、エッチング後の残膜検査の測定データで得られる残膜量（残膜の膜厚）が、当該エッチング工程で本来加工されるべきある規格値、ここでは残膜量ゼロ（膜厚ゼロ）との差異とする。装置が安定な場合には、設定した電力に対して残膜量は一定（残膜量ゼロ）であるが、電極の劣化等で装置が不安定となると、設定した電力に対して、残膜量が増加し、装置の安定度を測る指標となる。従って、図7に示すステップ順で算出する。

【0025】ステップ1：着工するロットの品名、工程、ロットの識別子を取得する。

【0026】ステップ2：データ蓄積系より号機を限定し過去の設定パラメータとプロセスデータを取得する。

【0027】ステップ3：エッチング後の検査データを取得する。

【0028】ステップ4：取得したデータを品名、工程、ロットの識別子により関連付ける。

【0029】ステップ5：設定パラメータとプロセスデータの動向、及びそれに対する検査データと検査の規格値との比較から装置の安定度を算出する。

【0030】ステップ6：成膜した膜厚を考慮したパラメータ算出方法で設定パラメータを求める。

【0031】ステップ7：求めたパラメータと装置の安定度から、設定パラメータを算出する。

【0032】半導体製造ラインにおいて、検査は時間を要する作業であり、極力検査頻度を下げた方がよい。現状では基本的に先行作業の時と抜き取り検査の時に行われている。従って、全てのロットで検査しているわけではないため、エッチングの設定パラメータの算出時に必要な膜厚データが存在しないロットがある。そこで、膜厚データがない場合に、成膜装置の安定度と膜厚データの履歴から膜厚データを推定し、その推定値を用いてパラメータを求める方法を説明する。

【0033】ステップ1：エッチング工程で着工するロットの品名、工程、ロットの識別子を取得し成膜工程のパラメータ算出コンピュータに検査データの問合せを行う。

【0034】ステップ2：該当ロットの検査データがあ

るかないか確認する。ある場合にはそのデータを送信する。

【0035】ステップ3：検査データがない場合、装置安定度を求め検査データを推定する。従って、安定度を求めるために過去の設定パラメータとプロセスデータを取得する。

【0036】ステップ4：設定パラメータとプロセスデータと検査データを品名、工程、ロット識別子で関連付ける。

【0037】ステップ5：規格値と比較し装置の安定度を評価する。

【0038】ステップ6：品名、工程の識別子が一致するロットの検査データを抽出する。

【0039】ステップ7：装置安定度と検査データの履歴の動向から該当ロットの検査データを推定する。

【0040】ステップ8：推定した膜厚データを用いて、設定パラメータを算出する。

【0041】前記においては、各工程別にパラメータ算出コンピュータを配置する分散型であったが、当該工程と前工程のパラメータ算出コンピュータの機能が同一のコンピュータ上に配置される集中型のシステム構成でも、実現可能である。図9に集中型のシステム構成にした場合を示す。

【0042】製造装置とネットワーク接続されたパラメータ算出コンピュータを配置した階層型の構成となっているが、製造装置側にパラメータ算出コンピュータ上の機能を配置した、自律分散型のシステム構成でも、実現可能である。図10に自律分散型のシステム構成にした場合を示す。

【0043】

【発明の効果】本発明によれば、酸化・拡散、ホトリソグラフィ、エッチング、成膜等の処理を繰り返す半導体ウェハ製造ラインにおいて、当該工程（例えばエッチング）のプロセス条件を、前工程（例えば成膜）の処理を行った製造装置の処理履歴情報を基に決定することができる。これにより当該工程で行っていた先行作業の頻度を低減でき、装置のスループット向上、TAT短縮が可能となる。

【0044】また、製造装置の履歴情報から抜き取り検査対象外のウェハの検査データを推定することにより、抜き取り検査対象外のウェハに対しても適切なプロセス条件を設定することができ、前工程の抜き取り検査頻度の低減ができ、装置のスループット向上、TAT短縮が可能となる。すなわち、前工程及び当該工程の両方において、スループット向上、TAT短縮が可能となる。

【図面の簡単な説明】

【図1】本発明の一実施例の基本的なシステム構成を示すブロック図。

【図2】本発明の一実施例におけるデータの流れの説明図。

【図 3】パラメータ算出コンピュータの機能の基本構成を示すブロック図。

【図 4】パラメータ算出コンピュータのデータ蓄積系の構成を示す説明図。

【図 5】パラメータ算出の概要を示す説明図。

【図 6】設定パラメータと膜厚データからの算出方法を示す説明図。

【図 7】エッチング装置の安定度を考慮したパラメータの算出方法を示す説明図。

【図 8】検査データを推定する方法を示す説明図。

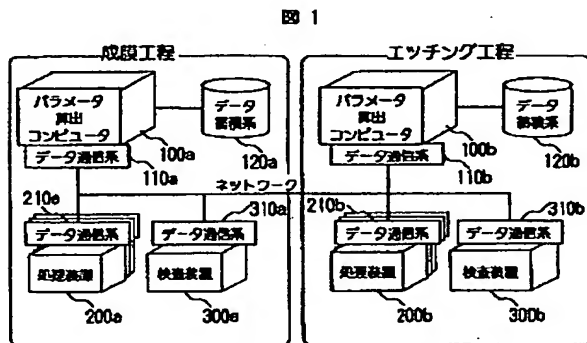
【図 9】本発明の一実施例の集中型のシステム構成を示すブロック図。

【図 10】本発明の一実施例の自律分散型のシステム構成を示すブロック図。

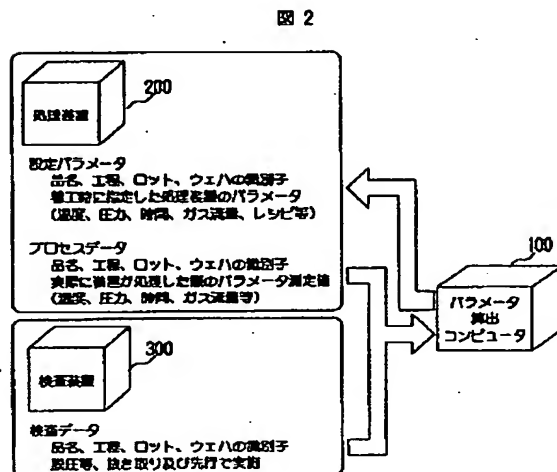
【符号の説明】

100…パラメータ算出コンピュータ、110…パラメータ算出コンピュータのデータ通信系、120…データ蓄積系、200…処理装置、210…処理装置のデータ通信系、300…検査装置、310…検査装置のデータ通信系。

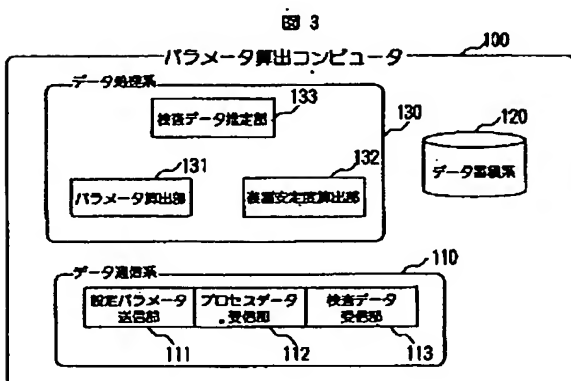
【図 1】



【図 2】



【図 3】



【図 5】

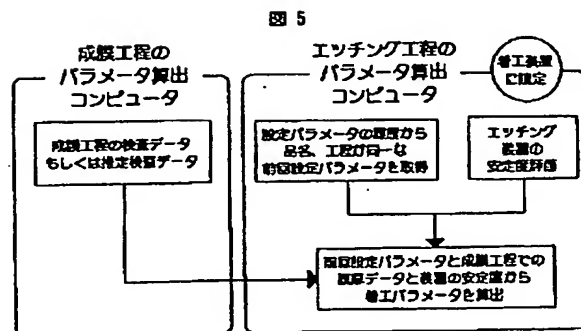
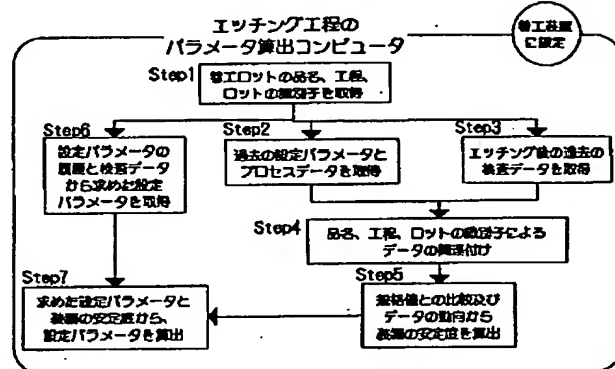




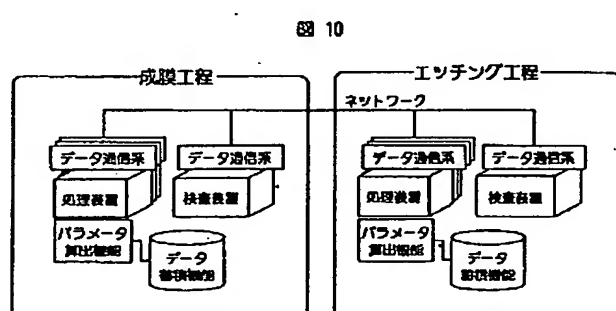
图 4



**7**

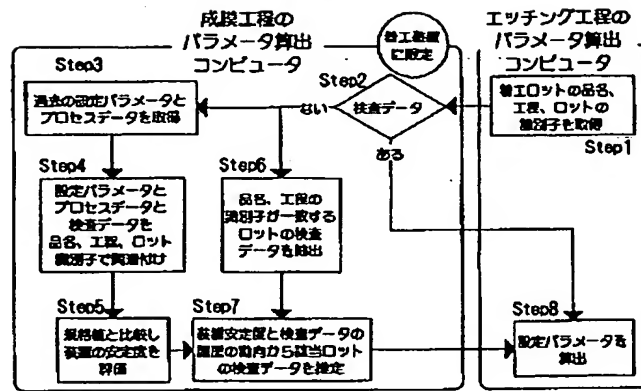


【図 10】



【図8】

図8



フロントページの続き

(72)発明者 岸本 里志

東京都小平市上水本町五丁目20番1号 株  
式会社日立製作所半導体事業部内

(72)発明者 増井 知幸

東京都小平市上水本町五丁目20番1号 株  
式会社日立製作所半導体事業部内